MICROCHIP

LAN9645xF

具有TSN、AVB和冗余受管模式的5/7/9端口千兆位以太网交换芯片

亮点

- 具有受管模式（可选）的5、7或9端口千兆位以太网交换芯片
- 集成5个10/100/1000BASE-T PHY（带LED驱动器输出）
- 支持2个RMII/RGMII、1个SGMII/SGMII+/Quad-SGMII和1个SGMII/SGMII+
- 支持外部PHY和SFP模块
- 灵活的配置选项
  - 用于非受管操作的配置脚和EEPROM
  - 用于受管操作的Linux® DSA以及SPI、I^2C、MIIM和带内（VRAP）接口选项
- 支持音频视频桥接（Audio Video Bridging，AVB）
- 支持时间敏感型网络（Time-Sensitive Networking，TSN）
- 通过硬件支持工业MRP、PRP DANP、HSR DANH、RSTP和非受管FRER
- 128引脚TQFP（14 x 14 mm）或156引脚VQFN-DR（12 x 12 mm）封装
- 支持工业级温度范围（-40°C至+85°C）*

目标应用

- 工业控制和过程自动化
- 联网测试与测量设备
- 远程信息处理和智能天线
- 介质转换——光缆和单对（SPE）

主要特性

- 集成PHY功能
  - 支持LinkMD®线缆诊断的10/100/1000BASE-T
  - 支持自动MDI/MDI-X
  - 支持快速链路接通
  - 支持IEEE 802.3az节能以太网（Energy Efficient Ethernet，EEE）
  - 支持IEEE 802.3x全双工/半双工流控制和冲突控制
  - 支持IEEE 802.1Qbb优先级流控制
- 交换功能
  - 全线速、非阻塞千兆位交换芯片内核
  - 支持IEEE 802.1Q C-tag和S-tag VLAN
  - 4K VLAN
  - 带老化功能的哈希MAC表
  - 非哈希MAC流表
  - 源端口检查
  - 第2层多播
  - 每端口8个优先级
  - 支持AVB和TSN硬件
    - IEEE 802.1Qbv时间感知整形（Time Aware Shaping，TAS）
    - IEEE 802.1Qbu/802.3br直通和抢占
    - IEEE 802.1Qav AVB流量整形
    - IEEE 802.1Qci逐流过滤和监管
    - IEEE 802.1Qch循环排队和转发
  - 高级TCAM分类和VLAN压入/弹出，用于通过TSN进行隧道传输
  - Internet组管理（IGMPv2和IGMPv3）
  - 多播监听发现（MLDv1和MLDv2）
- 接口
  - 5个10/100/1000BASE-T
  - 2个RMII/RGMII
  - 1个SGMII/SGMII+/Quad-SGMII
  - 1个SGMII/SGMII+
  - SPI、I^2C和MIIM管理接口
  - 支持SFP和外部EEPROM的I^2C接口
- 嵌入式初始化系统
  - 支持通过配置脚进行配置
  - 可选I^2C EEPROM，支持内部寄存器和交换芯片初始化
  - 支持内部和外部用户自定义PHY配置
- 带硬件辅助的网络冗余
  - IEEE 802.1CB提高可靠性的帧复制和消除（Frame Replication and Elimination for Reliability，FRER）技术，支持非受管模式
  - IEEE 802.1w/s快速生成树协议（Rapid Spanning Tree Protocol，RSTP） 和多生成树协议（Multiple Spanning Tree Protocol，MSTP）
  - IEC 62439-2 2016介质冗余协议（Media Redundancy Protocol，MRP）
  - IEC 62439-3并行冗余协议（Parallel Redundancy Protocol，PRP）双重连接节点（DANP）
  - IEC 62439-3高可用性无缝冗余（High-Availability Seamless Redundancy，HSR）双重连接节点（DANH）

*部分型号支持

© 2026 Microchip Technology Inc. 及其子公司

致 客 户

我们旨在提供最佳文档供客户正确使用Microchip产品。 为此，我们将不断改进出版物的内容和质量，使之更好地满足您的需求。出版物的质量将随新文档及更新版本的推出而得到提升。

如果您对本出版物有任何问题和建议，请通过电子邮件联系我公司TRC经理，电子邮件地址为**CTRC@microchip.com**。我们期待您的反馈。

最新数据手册

欲获得本数据手册的最新版本，请访问我公司网站：

http://www.microchip.com

查看数据手册中任意一页下边角处的文献编号即可确定其版本。文献编号中紧跟数字串后的字母是版本号，例如：DS30000000A_CN是文档的A版本。

勘误表

现有器件可能带有一份勘误表，描述了实际运行与数据手册中记载内容之间存在的细微差异以及建议的变通方法。一旦我们了解到器件/文档存在某些差异时，就会发布勘误表。勘误表上将注明其所适用的硅片版本和文件版本。

欲了解某一器件是否存在勘误表，请通过以下方式之一查询：

- Microchip网站**http://www.microchip.com**
- 当地Microchip销售办事处（见最后一页）

在联络销售办事处时，请说明您所使用的器件型号、硅片版本和数据手册版本（包括文献编号）。

客户通知系统

欲及时获知Microchip产品的最新信息，请到我公司网站**www.microchip.com**上注册。

© 2026 Microchip Technology Inc. 及其子公司

1.0 简介

1.1 概述

Microchip的LAN9645xF是集成了10/100/1000BASE-T PHY的千兆位AVB/TSN以太网交换芯片系列，分为5端口、7端口和9端口三种型号，外形小巧且性价比高。该系列器件既可在独立的非受管系统配置中工作，也可在受管模式下工作，无论哪种模式，均可在所连接的主机上提供完整的Linux DSA支持。

LAN9645xF最多可提供9个交换芯片内核端口，应用可根据需要将这些端口分配为4个或5个10/100/1000 Mbps集成以太网PHY接口、2个SGMII/SGMII+接口、2个RMII/RGMII接口和/或1个Quad-SGMII接口。LAN9645xF提供5端口、7端口和9端口三种交换芯片内核端口配置。

交换芯片内核在每个端口上均支持全线速。此外，还支持IEEE 802.3ad链路聚合，允许多个端口聚合成组，从而提高多个下行端口共用的上行链路带宽。

每个集成PHY端口可配置两个LED驱动输出，用于直接连接常见的以太网磁性元件。此外，集成PHY还支持LinkMD时域反射法（Time Domain Reflectometry，TDR）线缆诊断和自动MDI/MDI-X，以检测并解决常见的布线问题。

RGMII端口提供可单独配置的接口，支持10/100/1000 Mbps MAC或PHY模式操作，用于连接用户自定义的以太网PHY收发器或可选的主机处理器/控制器节点。此外，RGMII端口还可配置为RMII模式，在10/100 Mbps数据速率下减少信号数量。

SGMII/SGMII+端口的引脚数较低，可连接用户自定义PHY、SFP模块和主机处理器等多种器件，并支持菊花链交换操作。SGMII+端口支持2.5 Gbps数据速率以获得更高带宽，同时也支持工业应用中的1 Gbps和100FX（100 Mbps）协议。SGMII+端口可配置为SGMII（PHY/MAC）或1000BASE-X SerDes工作模式，从而支持在受管（或非受管）交换配置中连接多种SFP模块和主机设备。

Quad-SGMII接口可通过单个串行接口连接最多四个（4 x 1 Gbps）交换芯片内核端口。与Microchip产品组合中的其他器件（如LAN8804/LAN8814）配合使用时，可在单个9端口交换芯片上实现最多4个额外的10/100/1000 Mbps铜PHY接口。

LAN9645xF非受管工作模式支持第2层以太网交换功能，例如自动协商、SerDes配置、MAC地址学习与老化、流控制、节能以太网、环路预防以及E2E透明时钟。

与外部EEPROM器件配合使用时，LAN9645xF允许在引导期间初始化内部寄存器和外部PHY器件。

LAN9645xF通过I^2C、SPI和MIIM外设接口支持端口管理。用户可根据端口器件类型和所选的模式来初始化这些外设。在主机模式下，可初始化用户选择的外部PHY或查询SFP能力。在设备模式下，则支持外部主机对交换芯片进行管理和监视。

除了I^2C、SPI和MIIM管理端口之外，还可以通过带内管理（In-Band Management，IBA）使用通用寄存器访问协议（Versatile Register Access Protocol，VRAP）在任何以太网交换芯片端口上配置交换芯片。

LAN9645xF器件主要面向边缘网络应用，例如受管DIN导轨交换机、壁挂式交换机和IP67级交换机，并针对部分流量需要确定性延时的各类应用进行了量身定制。

LAN9645xF支持IEEE 1588-2019（PTP）时间同步，可在多个域内提供时间戳，从而支持工作时钟和全局时间分布。

LAN9645xF非常适合工业及其他高可靠性应用，支持IEEE 802.1w快速生成树协议（RSTP）、IEEE 802.1CB提高可靠性的帧复制和消除（FRER）技术以及IEC 62439-2介质冗余协议（MRP）。FRER在受管和非受管配置中均受支持。此外，LAN9645xF还通过双重连接节点（DANP/DANH）模式支持IEC 62439-3并行冗余协议（PRP）和IEC 62439-3高可用性无缝冗余（HSR）协议。

LAN9645xF还兼容TSN域保护功能，包括IEEE 802.1Qci逐流过滤和监管、高级分类规则，以及通过添加VLAN标签进行隧道传输。每个传出端口支持8个优先级。在调度之前，可使用IEEE 802.1Qav基于信用的整形或IEEE 802.1Qbv时间感知整形对流量进行整形。芯片架构、直通模式和IEEE 802.1Qbu/802.3br抢占技术共同实现了低延时。

LAN9645xF支持工业级温度范围（-40°C至+85°C，针对特定型号），并提供128引脚TQFP（14 x 14 mm）或156引脚VQFN-DR（12 x 12 mm）两种封装。

表1-1： LAN96459/7/5F特性汇总

SKU	端口数	CuPHY 1-5	QSGMII 1（注1）	SGMII 1（注2）	SGMII 2（注3）	RGMII 1	RGMII 2	TSN	说明
最大值	**9**	**5**	**x4**	**1**	**1**	**1**	**1**	**-**	**-**
LAN96459F	9	4-5	x	x	x	x	x	x	9端口，所有接口均支持TSN
LAN96457F	7	2-5	x	x	x	x	x	x	7端口，所有可选接口均支持TSN
LAN96455F	5	1-5	x	x	x	x	x	x	5端口，所有可选接口均支持TSN

注 1： QSGMII复用相同的物理SGMII 1引脚，并在单个高速接口上承载最多4个1G交换芯片端口。

2： QSGMII模式与SGMII 1或SGMII 2工作模式互斥。

3： 每个SGMII接口都支持1G或2.5G(+)模式。交换芯片内核支持在任一速度下达到全线速吞吐量。

表1-2列举了基于端口数的主要端口配置。

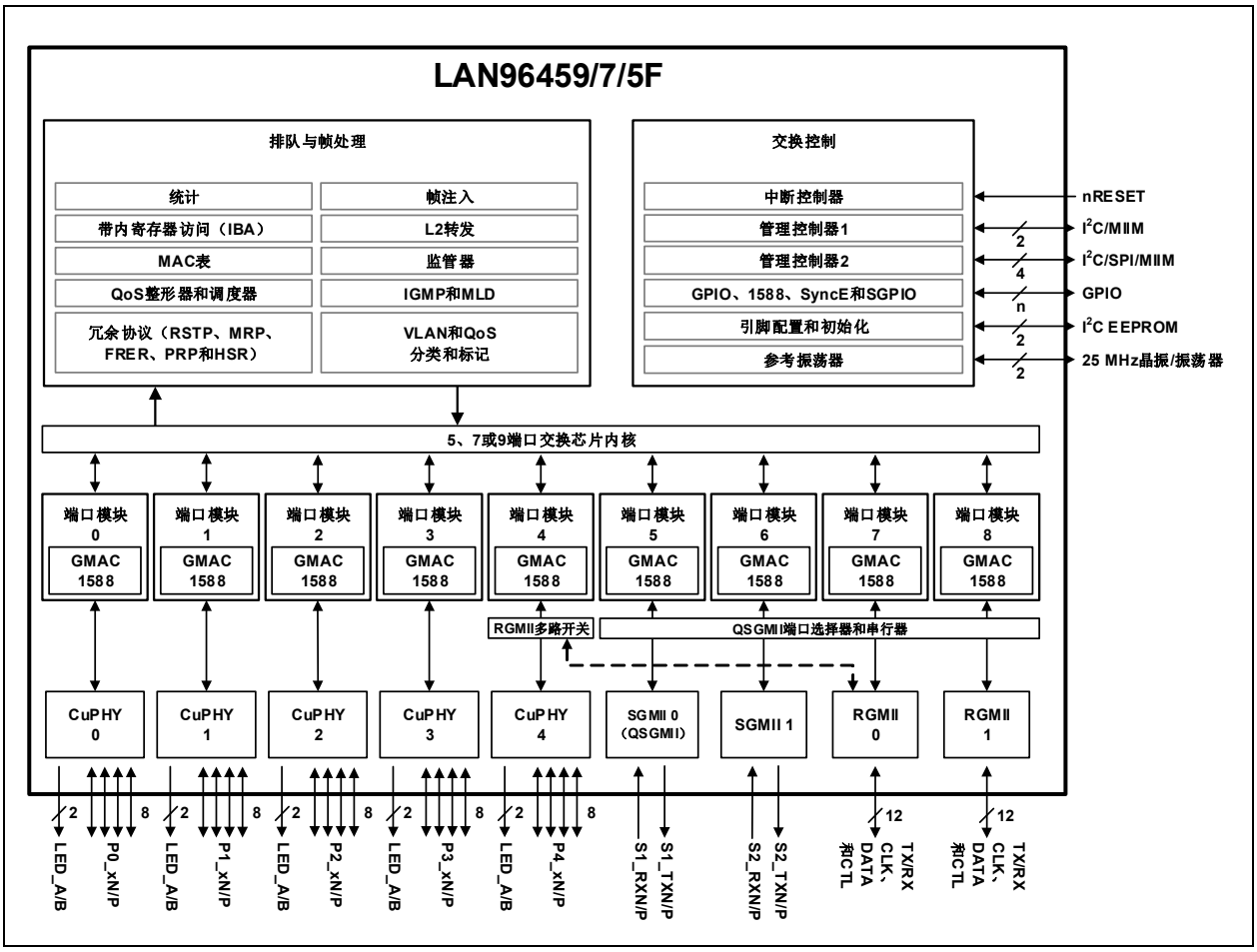
表1-2： LAN96459/7/5F主要端口配置

部件编号	端口数	主要端口配置
LAN96459F	9	5x CuPHY + 2x 2.5G SGMII + 2x RGMII
		5x CuPHY + 1x QSGMII
		4x CuPHY + 1x QSGMII + 1x RGMII
LAN96457F	7	5x CuPHY + 2x 2.5G SGMII
		5x CuPHY + 2x RGMII
		5x CuPHY + 1x 2.5G SGMII + 1x RGMII
		4x CuPHY + 1x 2.5G SGMII + 2x RGMII
		4x CuPHY + 2x 2.5G SGMII + 1x RGMII
		3x CuPHY + 2x 2.5G SGMII + 2x RGMII
		3x CuPHY + 1x QSGMII
		2x CuPHY + 1x QSGMII + 1x RGMII
LAN96455F	5	5x CuPHY
		4x CuPHY + 1x 2.5G SGMII
		4x CuPHY + 1x RGMII
		3x CuPHY + 2x 2.5G SGMII
		3x CuPHY + 2x RGMII
		3x CuPHY + 1x 2.5G SGMII + 1x RGMII
		2x CuPHY + 1x 2.5G SGMII + 2x RGMII
		2x CuPHY + 2x 2.5G SGMII + 1x RGMII
		1x CuPHY + 2x 2.5G SGMII + 2x RGMII

© 2026 Microchip Technology Inc. 及其子公司

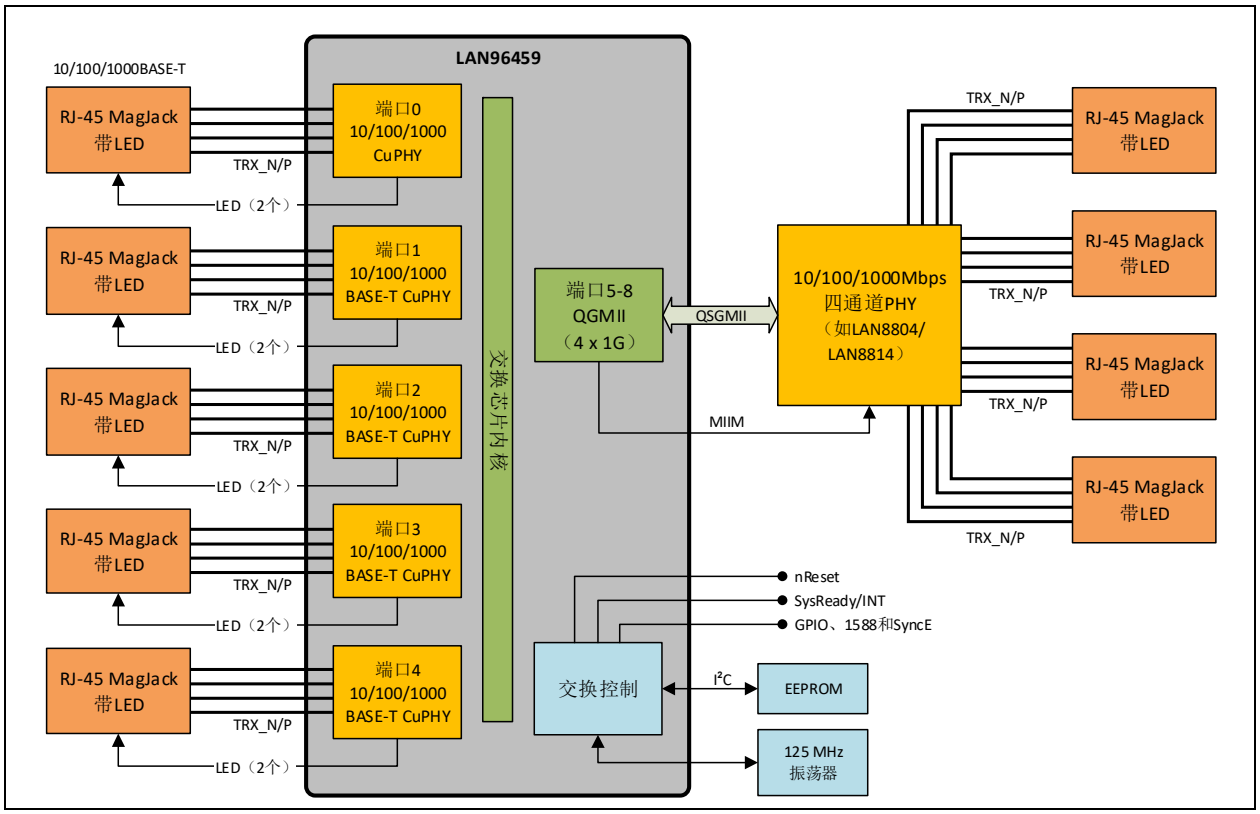
图1-1给出了LAN96459F（9端口配置）的内部框图。

图1-1： LAN96459F系统框图



1.2 典型应用

图1-2： LAN96459F（搭配LAN8804/LAN8814）——非受管9端口10/100/1000BASE-T交换系统



© 2026 Microchip Technology Inc. 及其子公司

图1-3： LAN96459F（搭配LAN8870/LAN8872和VSC8531-02）TSN受管9端口TSN 10/100/1000BASE-T + T1交换系统

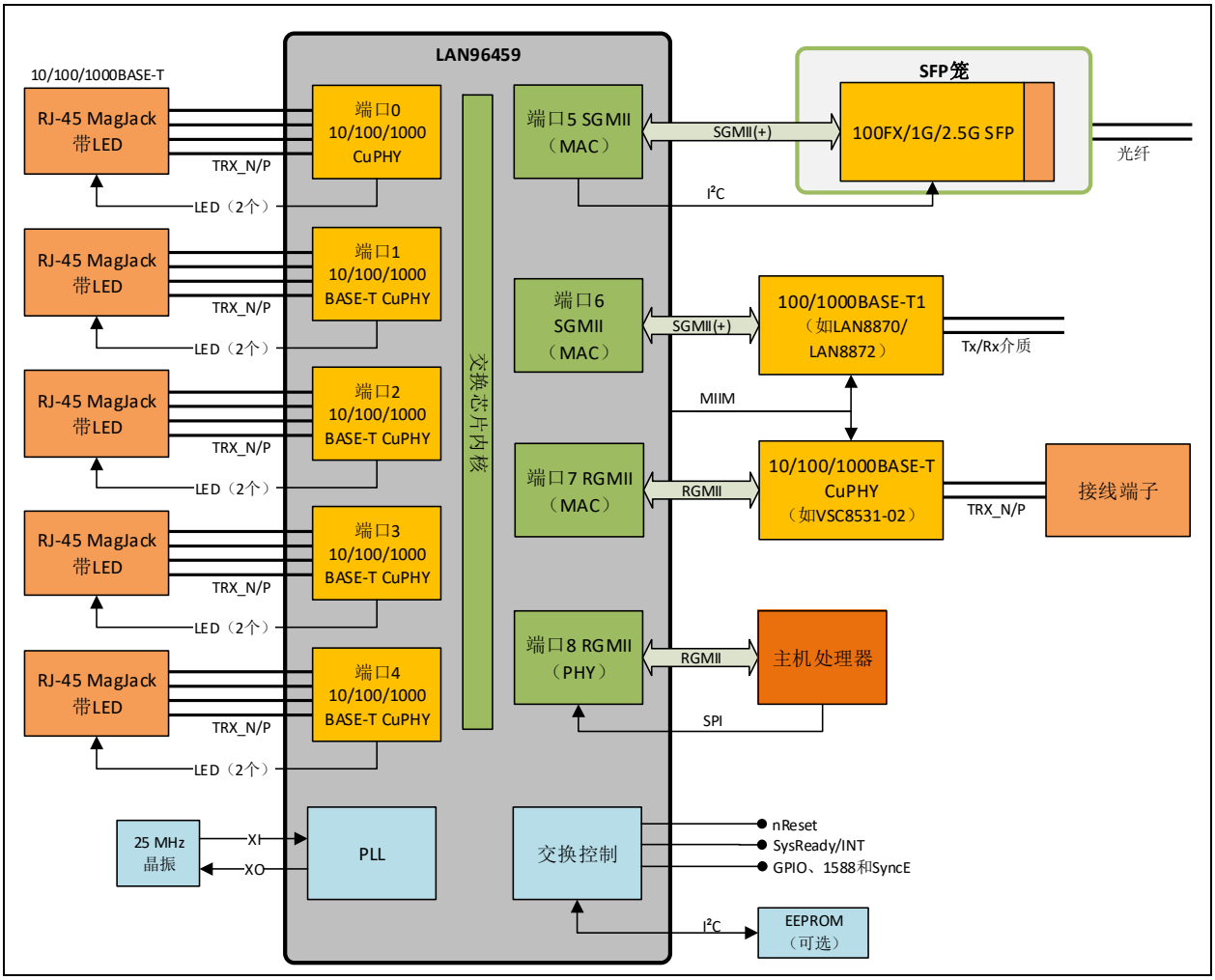
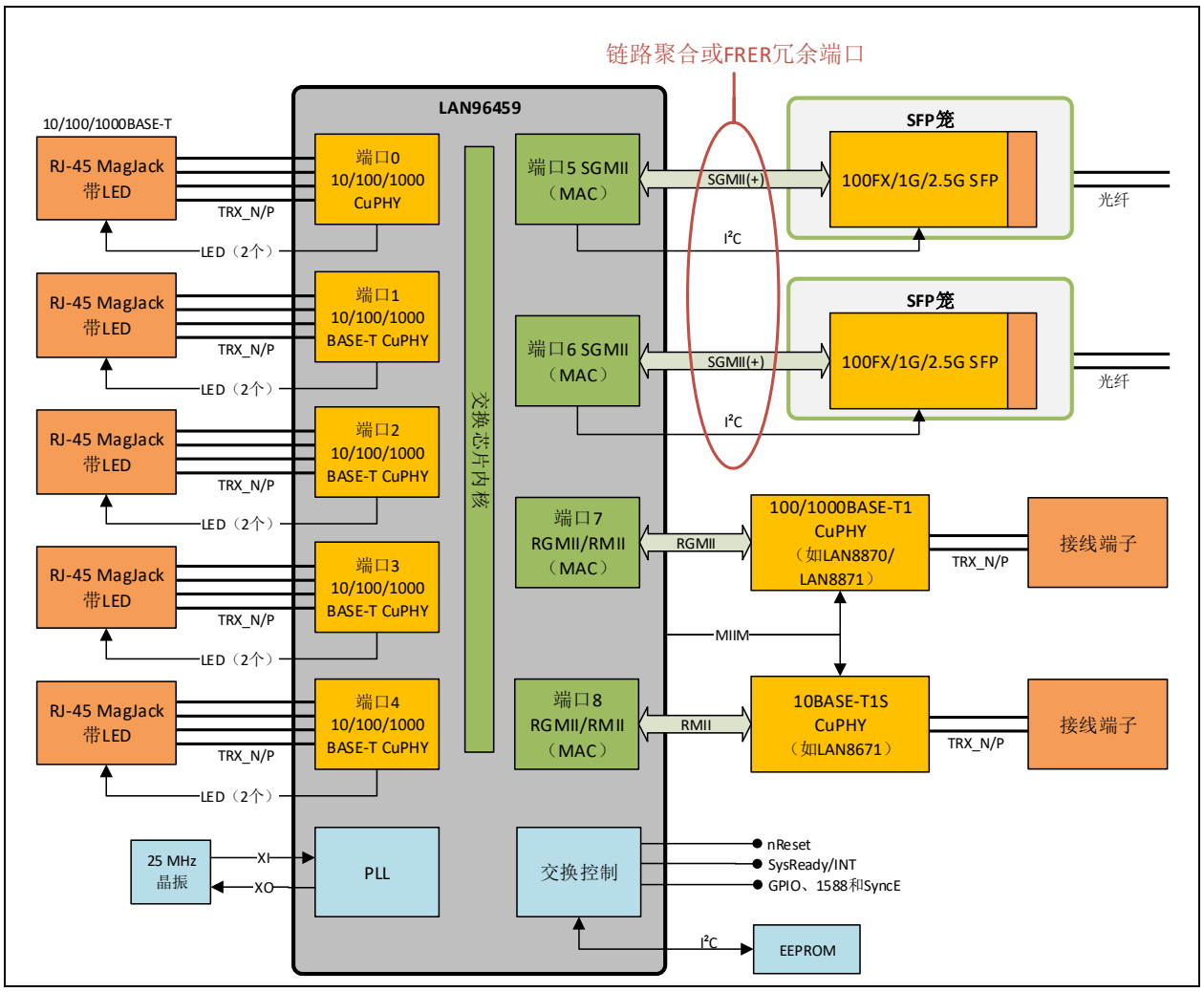
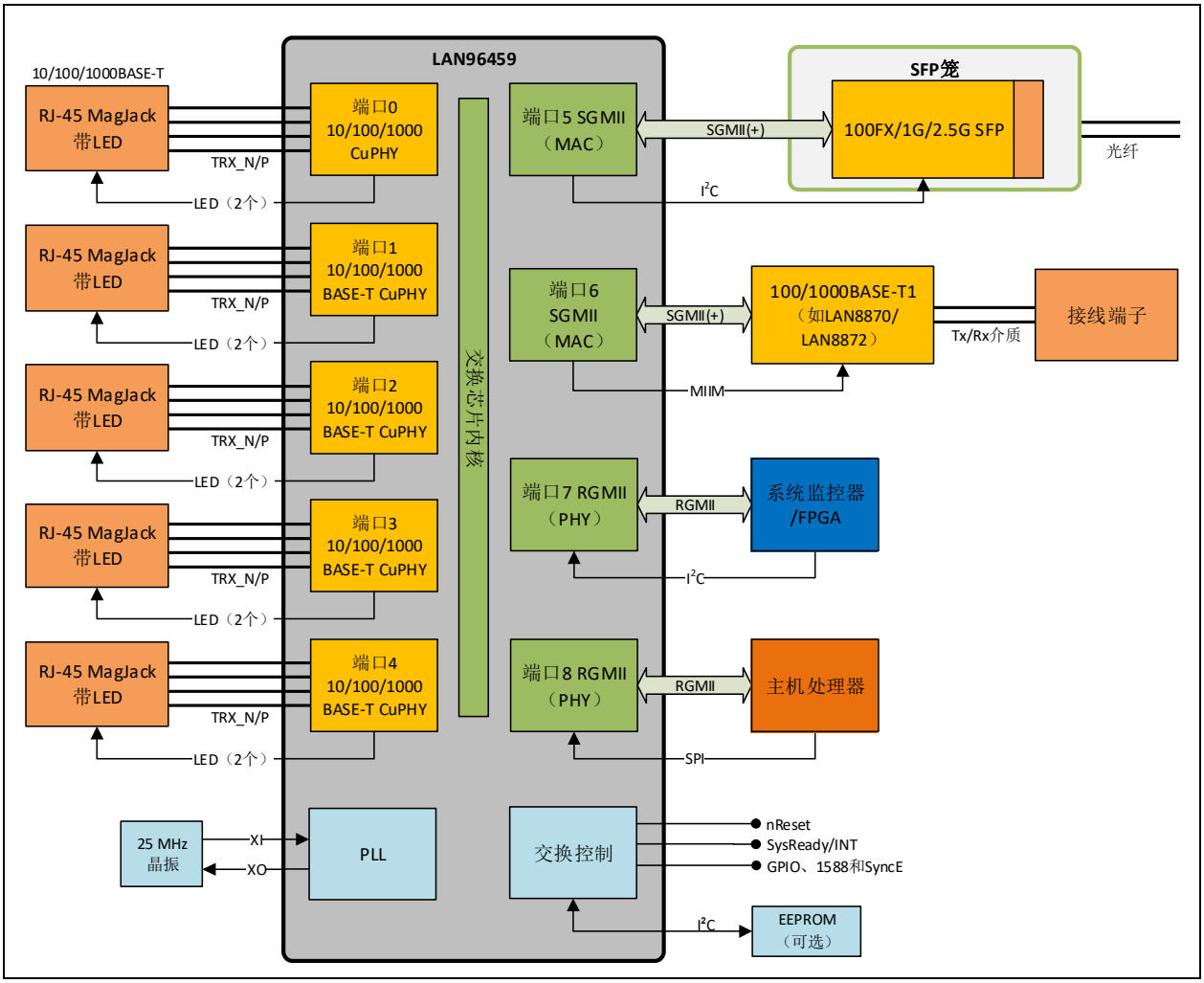


图1-4： LAN96459F（搭配LAN8870/LAN8872和LAN8671）——非受管9端口10/100/1000BASE-T + T1 + T1S + 双SPF交换系统



© 2026 Microchip Technology Inc. 及其子公司

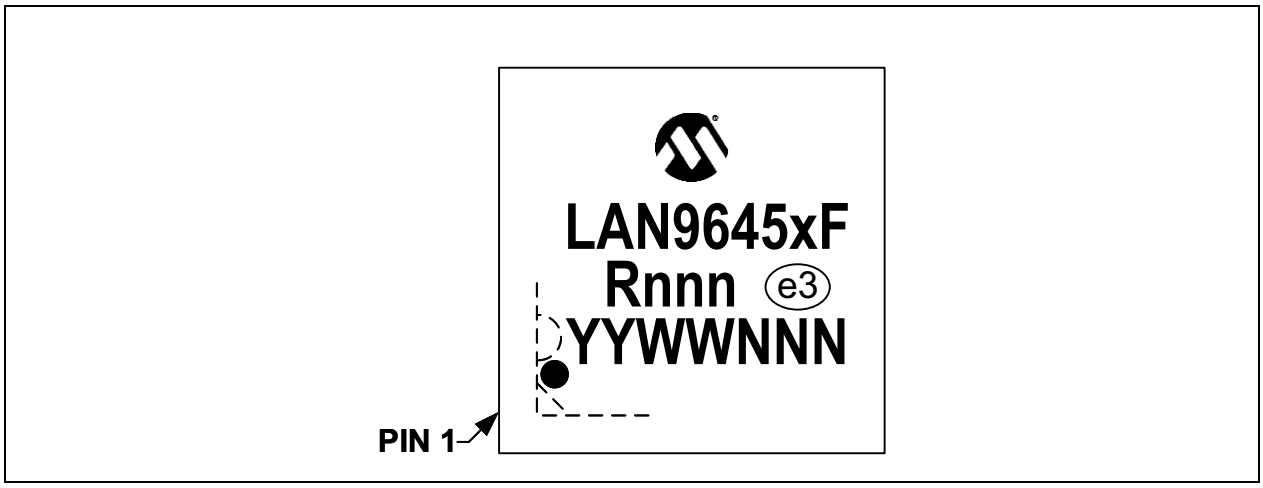
图1-5： LAN96459F（搭配LAN8870/LAN8872）——TSN受管9端口10/100/1000BASE-T + T1 + 双节点（带SFP上行链路）交换系统



2.0 封装信息

2.1 顶部标记

2.1.1 128引脚TQFP封装选项顶部标记



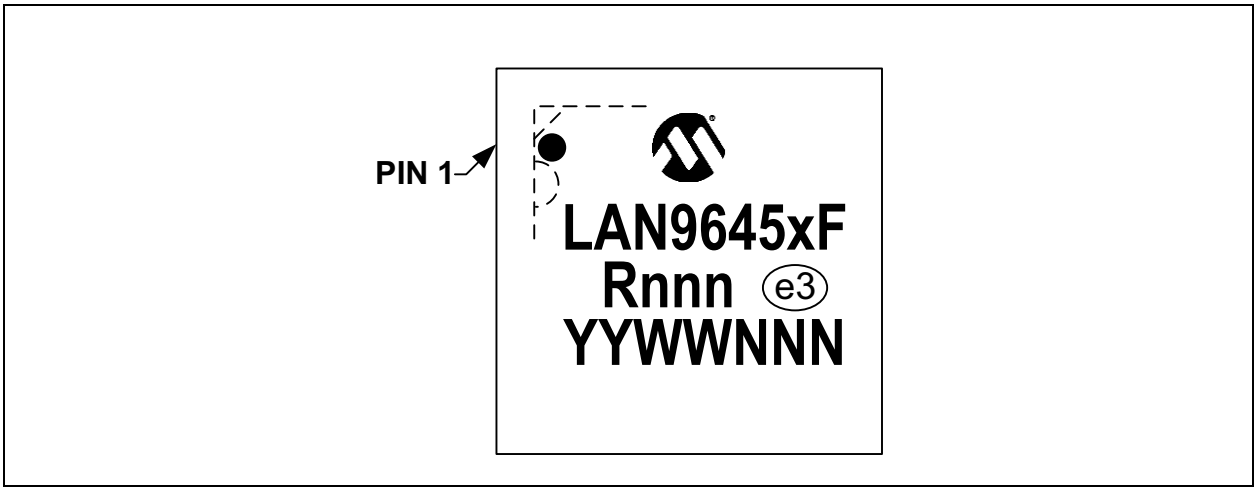
图注：

x	部件编号（5、7或9）
R	产品版本
nnn	内部代码
e3	雾锡（Matte Tin，Sn）的JEDEC®无铅标志
YY	年份代码（日历年的最后两位数字）
WW	星期代码（一月一日的星期代码为“01”）
NNN	由字母数字组成的追踪代码

注： Microchip部件编号如果无法在同一行内完整标注，将换行标出，因此会限制表示客户指定信息的字符数。

© 2026 Microchip Technology Inc.及其子公司

2.1.2 156引脚VQFN-DR封装选项顶部标记



图注：

x	部件编号（5、7或9）
R	产品版本
nnn	内部代码
e3	雾锡（Matte Tin，Sn）的JEDEC®无铅标志
YY	年份代码（日历年的最后两位数字）
WW	星期代码（一月一日的星期代码为“01”）
NNN	由字母数字组成的追踪代码

注： Microchip部件编号如果无法在同一行内完整标注，将换行标出，因此会限制表示客户指定信息的字符数。

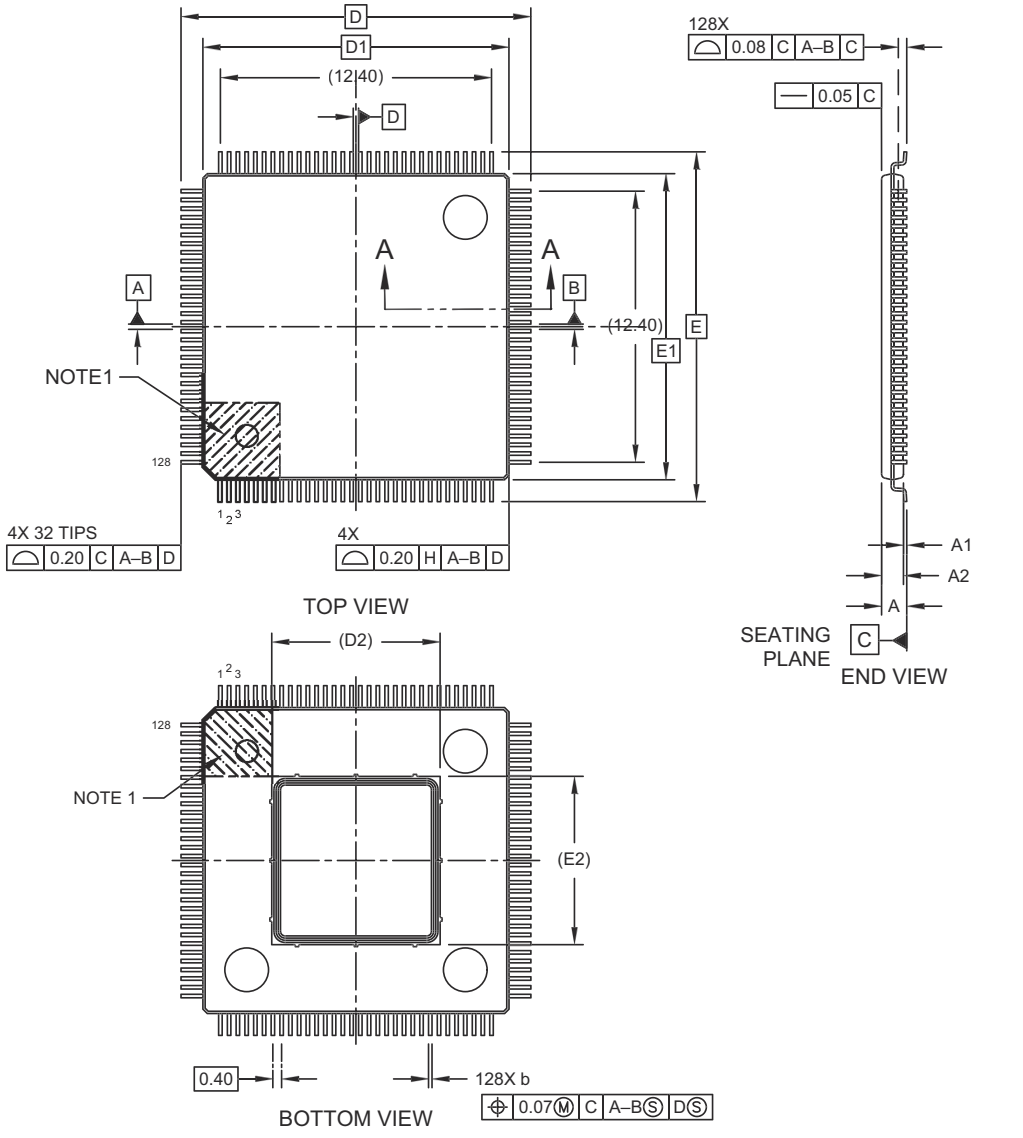
2.2 128引脚TQFP封装选项

注： 最新的封装图请至http://www.microchip.com/packaging查看Microchip封装规范。

图2-1： 128引脚TQFP封装——图纸

128引脚塑封薄型正方扁平封装（8MW）——主体14x14x1.0 mm [TQFP]，带7.7x7.7 mm槽型外露焊盘

注： 最新封装图请至http://www.microchip.com/packaging查看Microchip封装规范。



Microchip Technology Drawing C04-00666 Rev A Sheet 1 of 2

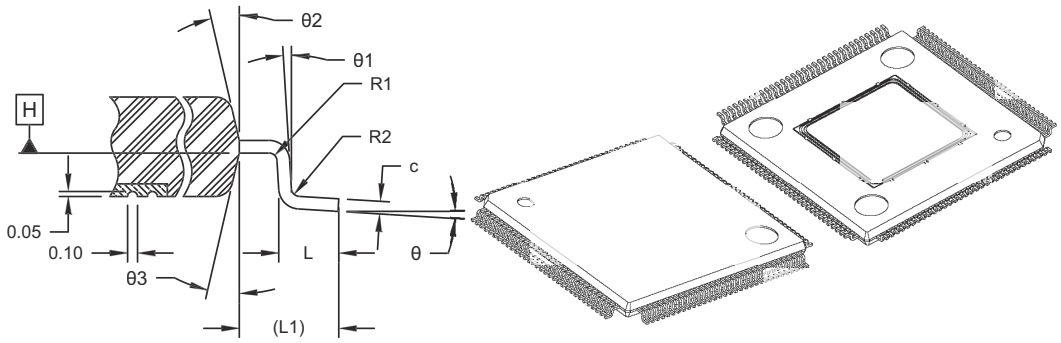
© 2026 Microchip Technology Inc. 及其子公司

注： 最新的封装图请至http://www.microchip.com/packaging查看Microchip封装规范。

图2-2： 128引脚TQFP封装——尺寸

128引脚塑封薄型正方扁平封装（8MW）——主体14x14x1.0 mm [TQFP]，带7.7x7.7 mm槽型外露焊盘

注： 最新封装图请至http://www.microchip.com/packaging查看Microchip封装规范。



SECTION A–A

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Terminals	N		128	
Pitch	e		0.40 BSC	
Overall Height	A	1.00	1.10	1.20
Standoff	A1	0.05	0.10	0.15
Molded Package Thickness	A2	0.95	1.00	1.05
Overall Length	D		16.00 BSC	
Molded Package Length	D1		14.00 BSC	
Overall Width	E		16.00 BSC	
Molded Package Width	E1		14.00 BSC	
Exposed Pad Width	D2	7.60	7.70	7.80
Exposed Pad Length	E2	7.60	7.70	7.80
Terminal Width	b	0.13	0.16	0.23
Terminal Thickness	c	0.09	0.127	0.20
Terminal Length	L	0.45	0.60	0.75
Footprint	L1		1.00 REF	
Lead Bend Radius	R1	0.08	-	-
Lead Bend Radius	R2	0.08	-	0.20
Foot Angle	θ	0°	3.5°	7°
Lead Angle	θ1	0°	-	-
Mold Draft Angle	θ2	11°	12°	13°
Mold Draft Angle	θ3	11°	12°	13°

Notes:

1. The Pin 1 visual index feature may vary, but it must be located within the hatched area.
2. Dimensioning and tolerancing per ASME Y14.5M
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.
   REF: Reference Dimension, usually without tolerances, for information purposes only.

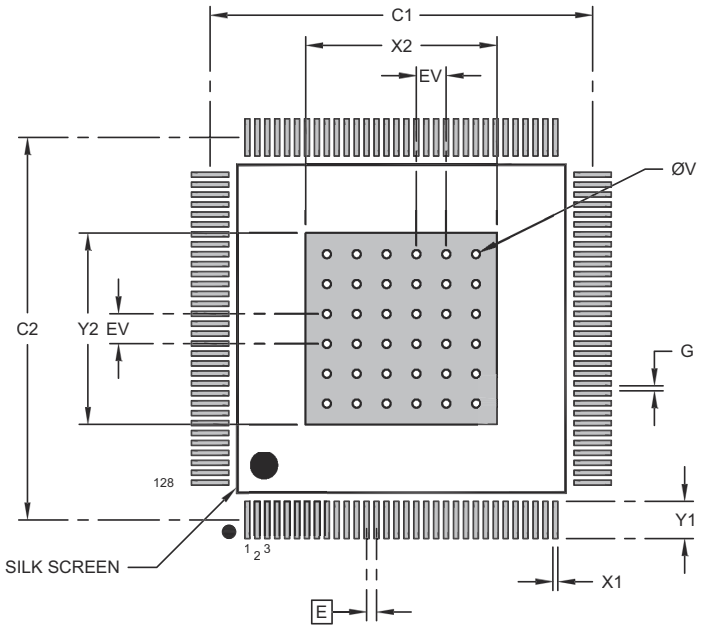
Microchip Technology Drawing C04-00666 Rev A Sheet 2 of 2

注： 最新的封装图请至http://www.microchip.com/packaging查看Microchip封装规范。

图2-3： 128引脚TQFP封装——焊盘布局

128引脚塑封薄型正方扁平封装（8MW）——主体14x14x1.0 mm [TQFP]，带7.7x7.7 mm槽型外露焊盘

注： 最新封装图请至http://www.microchip.com/packaging查看Microchip封装规范。



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E		0.40 BSC	
Center Pad Width	X2			7.70
Center Pad Length	Y2			7.70
Contact Pad Spacing	C1		15.40	
Contact Pad Spacing	C2		15.40	
Contact Pad Width (X128)	X1			0.20
Contact Pad Length (X128)	Y1			1.50
Contact Pad to Contact Pad (X124)	G	0.20		
Thermal Via Diameter	V		0.33	
Thermal Via Pitch	EV		1.20	

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.
2. For best soldering results, thermal vias, if used, should be filled or tented to avoid solder loss during the reflow process.

Microchip Technology Drawing C04-02666 Rev A

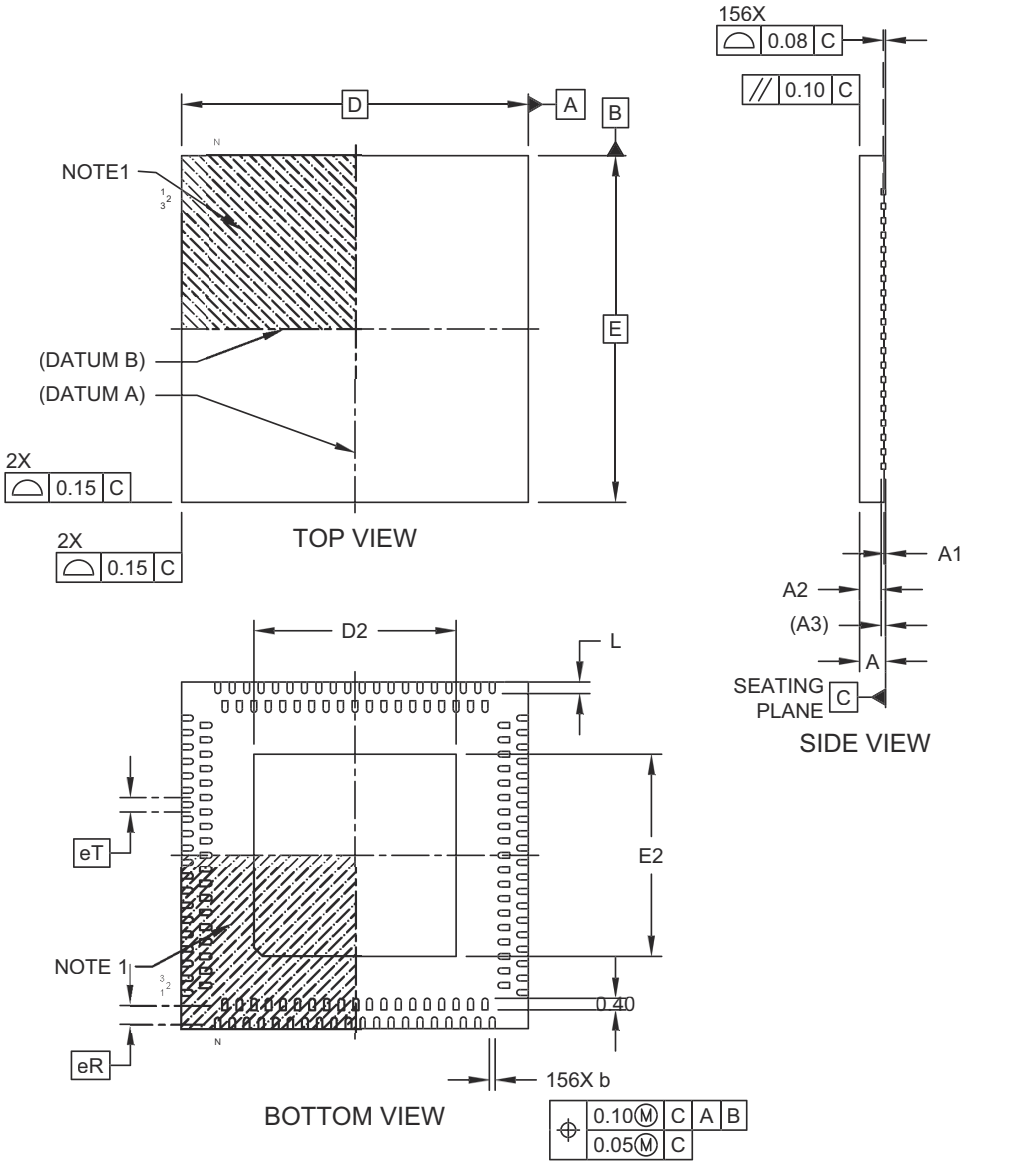
© 2026 Microchip Technology Inc.及其子公司

2.3 156引脚VQFN-DR封装选项

图2-4： 156引脚VQFN-DR封装——图纸

156引脚超薄正方扁平无引线（8NW）双环封装——主体12x12x0.9 mm [VQFN]，带7x7mm外露焊盘

注： 最新封装图请至http://www.microchip.com/packaging查看Microchip封装规范。



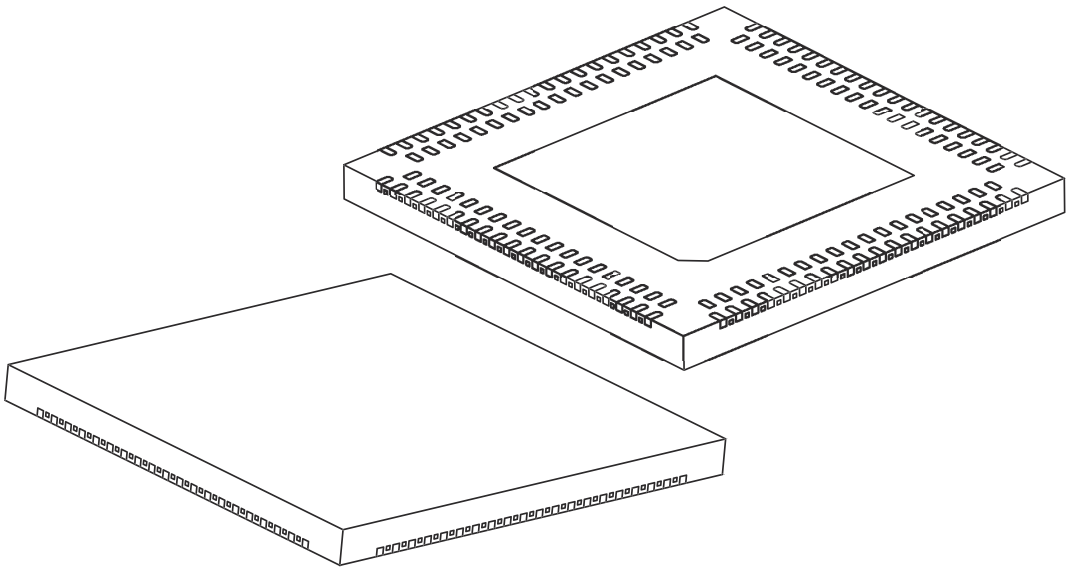
Microchip Technology Drawing C04-00667 Rev B Sheet 1 of 2

注： 最新的封装图请至http://www.microchip.com/packaging查看Microchip封装规范。

图2-5： 156引脚VQFN-DR封装——尺寸

156引脚超薄正方扁平无引线（8NW）双环封装——主体12x12x0.9 mm [VQFN]，带7x7mm外露焊盘

注： 最新封装图请至http://www.microchip.com/packaging查看Microchip封装规范。



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Terminals	N		156	
Pitch of Lead Fingers	eT		0.50 BSC	
Pitch of Lead Fingers Rows	eR		0.65 BSC	
Overall Height	A	0.80	0.85	0.90
Standoff	A1	0.00	0.02	0.05
Mold Thickness	A2	0.65	0.70	0.75
Terminal Thickness	A3		0.152 REF	
Overall Length	D		12.00 BSC	
Exposed Pad Length	D2	6.90	7.00	7.10
Overall Width	E		12.00 BSC	
Exposed Pad Width	E2	6.90	7.00	7.10
Terminal Width	b	0.16	0.20	0.28
Terminal Length	L	0.30	0.40	0.50
Terminal-to-Exposed-Pad	K		1.45 REF	

Notes:

1. The Pin 1 visual index feature may vary, but it must be located within the hatched area.
2. The package is saw singulated.
3. Dimensioning and tolerancing per ASME Y14.5M
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.
   REF: Reference Dimension, usually without tolerances, for information purposes only.

Microchip Technology Drawing C04-00667 Rev B Sheet 2 of 2

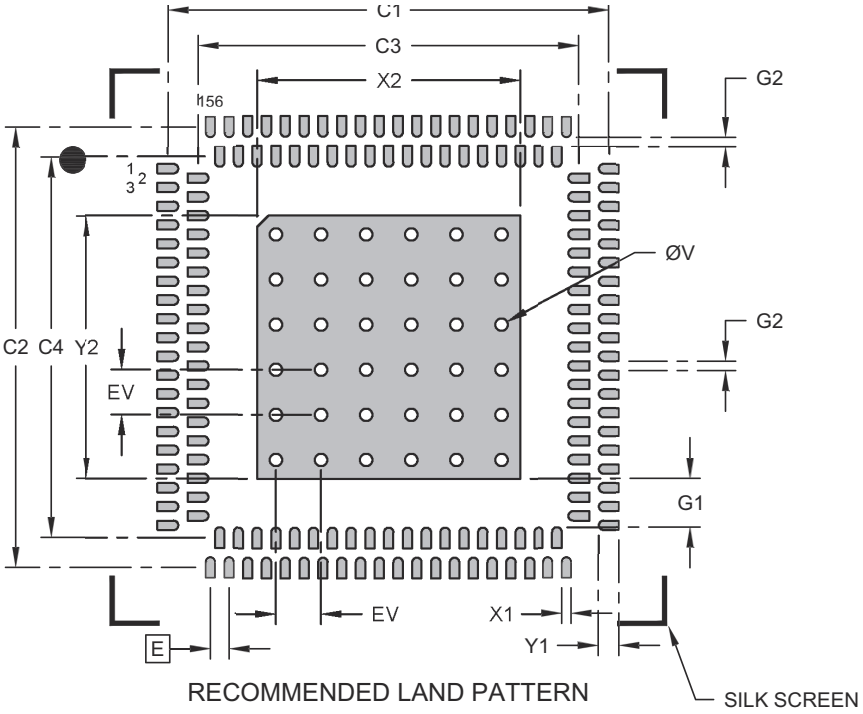
© 2026 Microchip Technology Inc.及其子公司

注： 最新的封装图请至http://www.microchip.com/packaging查看Microchip封装规范。

图2-6： 156引脚VQFN-DR封装——焊盘布局

156引脚超薄正方扁平无引线（8NW）双环封装——主体12x12x0.9 mm [VQFN]，带7x7mm外露焊盘

注： 最新封装图请至http://www.microchip.com/packaging查看Microchip封装规范。



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E		0.50 BSC	
Center Pad Width	X2			7.00
Center Pad Length	Y2			7.00
Contact Pad Spacing (Outer Row)	C1		11.75	
Contact Pad Spacing (Outer Row)	C2		11.75	
Contact Pad Spacing (Inner Row)	C3		10.15	
Contact Pad Spacing (Inner Row)	C4		10.15	
Contact Pad Width (X156)	X1			0.25
Contact Pad Length (X156)	Y1			0.55
Contact Pad to Center Pad (X76)	G1	1.30		
Contact Pad to Contact Pad (X148)	G2	0.25		
Thermal Via Diameter	V		0.33	
Thermal Via Pitch	EV		1.20	

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.
2. For best soldering results, pleease refer to current industry standard IPC-7093.

Microchip Technology Drawing C04-02667 Rev B

附录A： 版本历史

表A-1： 版本历史

版本	节/图/条目	更正
DS0006023B（2025年9月11日）		初始公开版本
DS0006023A（2025年6月30日）		初始版本

© 2026 Microchip Technology Inc.及其子公司

MICROCHIP 网站

Microchip 网站（www.microchip.com）为客户提供在线支持。客户可通过该网站方便地获取文件和信息。我们的网站提供以下内容：

- **产品支持**——数据手册和勘误表、应用笔记和示例程序、设计资源、用户指南以及硬件支持文档、最新的软件版本以及归档软件
- **一般技术支持**——常见问题解答（FAQ）、技术支持请求、在线讨论组以及 Microchip 设计伙伴计划成员名单
- **Microchip 业务**——产品选型和订购指南、最新 Microchip 新闻稿、研讨会和活动安排表、Microchip 销售办事处、代理商以及工厂代表列表

变更通知客户服务

Microchip 的变更通知客户服务有助于客户了解 Microchip 产品的最新信息。注册客户可在他们感兴趣的某个产品系列或开发工具发生变更、更新、发布新版本或勘误表时，收到电子邮件通知。

欲注册，请访问 www.microchip.com/pcn，然后按照注册说明进行操作。

客户支持

Microchip 产品的用户可通过以下渠道获得帮助：

- 代理商或代表
- 当地销售办事处
- 应用工程师（FAE）
- 技术支持

客户应联系其代理商、代表或 FAE 寻求支持。当地销售办事处也可为客户提供帮助。本文档后附有销售办事处的联系方式。

也可通过 http://microchip.com/support 获得网上技术支持。

产品标识体系

欲订货或获取价格、交货等信息，请与我公司生产厂或各销售办事处联系。

部件编号	[X](1)	- I	/	XXX
器件	卷带式选项			封装

器件：	LAN96459F = 9端口交换芯片，集成5个PHY和4个可配置接口	
	LAN96457F = 7端口交换芯片，集成5个PHY和4个可配置接口	
	LAN96455F = 5端口交换芯片，集成5个PHY和4个可配置接口	
温度	I	= -40°C至+85°C（工业级）
卷带式选项：	空白	= 标准包装（托盘式）
	T	= 卷带式(注1)
封装：	8MW	= 128引脚TQFP
	8NW	= 156引脚VQFN-DR

示例：

a) LAN96459F-I/8MW
9端口交换芯片，托盘式，128引脚TQFP

b) LAN96457FT-I/8MW
7端口交换芯片，卷带式，128引脚TQFP

c) LAN96459FT-I/8MW
9端口交换芯片，卷带式，128引脚TQFP

d) LAN96459F-I/8NW
9端口交换芯片，托盘式，156引脚VQFN-DR

e) LAN96457FT-I/8NW
7端口交换芯片，卷带式，156引脚VQFN-DR

f) LAN96455FT-I/8NW
5端口交换芯片，卷带式，156引脚VQFN-DR

注 1： 卷带式标识符仅出现在产品目录的部件编号说明中。该标识符用于订货目的，不会印刷在器件封装上。关于包装是否提供卷带式选项的信息，请咨询当地的Microchip销售办事处。

© 2026 Microchip Technology Inc.及其子公司

Microchip信息

商标

“Microchip”的名称和徽标组合、“M”徽标及其他名称、徽标和品牌均为Microchip Technology Incorporated或其关联公司和/或子公司在美国和/或其他国家或地区的注册商标或商标（“Microchip商标”）。有关Microchip商标的信息，可访问https://www.microchip.com/en-us/about/legal-information/microchip-trademarks。

ISBN：979-8-3371-3355-3

法律声明

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分，因为其中提供了有关Microchip产品性能和使用情况的有用信息。Microchip Technology Inc.及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考Microchip Technology Inc.的英文原版文档。

本出版物及其提供的信息仅适用于Microchip产品，包括设计、测试以及将Microchip产品集成到您的应用中。以其他任何方式使用这些信息都将被视为违反条款。本出版物中的器件应用信息仅为您提供便利，将来可能会发生更新。您须自行确保应用符合您的规范。如需额外的支持，请联系当地的Microchip销售办事处，或访问https://www.microchip.com/en-us/support/design-help/client-support-services。

Microchip“按原样”提供这些信息。Microchip对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对非侵权性、适销性和特定用途的适用性的暗示担保，或针对其使用情况、质量或性能的担保。

在任何情况下，对于因这些信息或使用这些信息而产生的任何间接的、特殊的、惩罚性的、偶然的或附带的损失、损害或任何类型的开销，Microchip概不承担任何责任，即使Microchip已被告知可能发生损害或损害可以预见。在法律允许的最大范围内，对于因这些信息或使用这些信息而产生的所有索赔，Microchip在任何情况下所承担的全部责任均不超出您为获得这些信息向Microchip直接支付的金额（如有）。

如果将Microchip器件用于生命维持和/或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切损害、索赔、诉讼或费用时，会维护和保障Microchip免于承担法律责任。除非另外声明，在Microchip知识产权保护下，不得暗中或以其他方式转让任何许可证。

Microchip器件代码保护功能

请注意以下有关Microchip产品代码保护功能的要点：

- Microchip的产品均达到Microchip数据手册中所述的技术规范。
- Microchip确信：在正常使用且符合工作规范的情况下，Microchip系列产品非常安全。
- Microchip注重并积极保护其知识产权。严禁任何试图破坏Microchip产品代码保护功能的行为，这种行为可能会违反《数字千年版权法案》（Digital Millennium Copyright Act）
- Microchip或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。代码保护功能处于持续发展中。Microchip承诺将不断改进产品的代码保护功能。